Tonny Matos Siqueira

Tonny Matos Siqueira

ersida(de)325(F)81(ederala)-26(dao)-26(Esp)108(¶)380(³ritoe)325(San)2

Implementaçao de um modem OFDM em FPGA

Comissao Examinadora

_____

Dedicatória

À minha família,
que me ajudou e me compreendeu durante todos esses anos.

Agradecimentos

Aos professores,
que me ajudaram a trilhar esse longo caminho.
À UFES,
pelo suporte e material utilizado.
Aos amigos do LABTEL,

23 Implementação da FFT de 8 pontos 32

24 Implementação da Butter°y 33

25 Comportamento do fator K do CORDIC 37

26 Butter°y Radix-4 39

27 Comparação entre a FFT radix-2 e radix-4 39

28 Diagrama de blocos de uma implementação física da FFT 40

29 Diagrama de blocos de uma implementação da FFT com 3 RAMs 41

Lista de Tabelas

1 Tabela de conversão 4-QAM 27

2 Simetria hermetiana aplicada em 3 canais 28

3 Digit Reverse 42

4 Conversão para leitura da hermetiana 44

5 Tabela de conversão 4-QAM implementada 53

6 Comparação de utilização do hardware entre o CORDIC implementado e o gerado pelo COREGEN 56

7 Utilização do hardware da parte de cálculo da FFT 57

ICI	Inter-Channel Interference
IDFT	Inverse Discrete Fourier Transform
IFFT	Inverse Fast Fourier Transform
IIR	In¯nite impulse response
IOB	Input Output Blocks
ISI	Inter-Symbol Interference
LC	Logic Cell
LUT	Look Up Table

3.5 Manutenção da ortogonalidade 18

que permitem conectar, ou não, dois pontos do circuito. Comumente estes elementos são elos fusíveis, anti-fusíveis, células SRAM, transistores EPROM e EEPROM. Assim, alguns destes dispositivos podem ser reprogramados e outros são de programação única.

2.1 FPGA

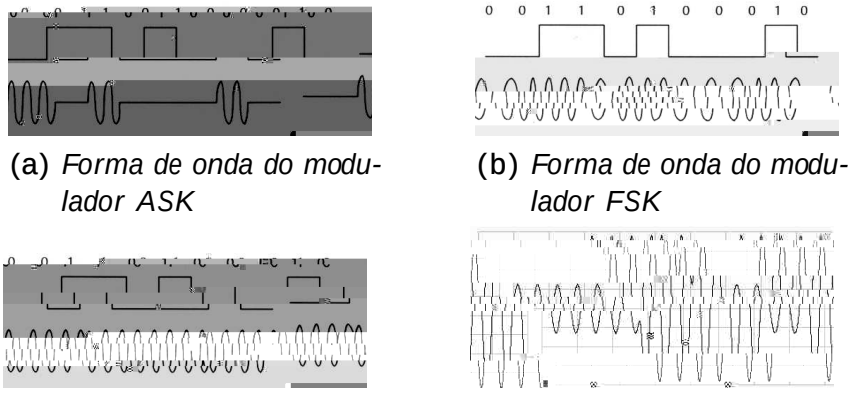
3 OFDM | Orthogonal Frequency Division Multiplex

PSK (*Phase-Shift Keying*)

Nesse processo de modulação digital, o sinal digital a ser transmitido atua sobre a fase da portadora senoidal. (Figura 2(c))

QAM (*Quadrature Amplitude Modulation*)

Nesse processo de modulação digital, o sinal digital a ser transmitido atua tanto sobre a fase quanto sobre a amplitude da portadora senoidal (Figura 2(d)).



(a) *Forma de onda do modulador ASK*

(b) *Forma de onda do modulador FSK*

(c) *Forma de onda do modulador PSK*

(d) *Forma de onda do modulador QAM*

Figura 2: *Modulações ASK, FSK, PSK e QAM*

3.2.1 Modulação QAM

Dentre essas formas de modulação digital a mais interessante e utilizada é a QAM. Nesse sistema (como dito), o sinal digital a ser transmitido atua tanto sobre a fase quanto sobre a amplitude da portadora senoidal. Portanto, o QAM é um misto da modulação ASK com a PSK (Figura 3).

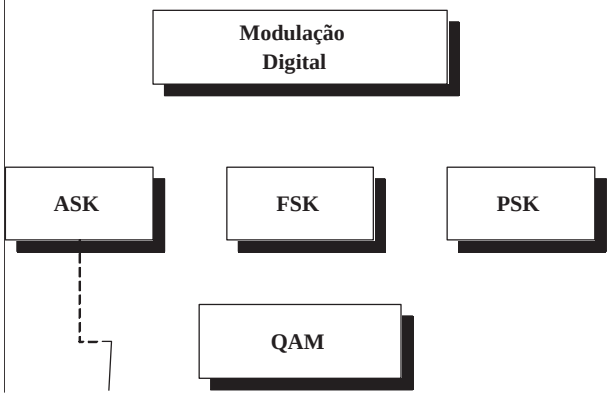


Figura 3: *Constituição do QAM*

3.2.1.1 O modulador

símbolo QAM.

Devido a essas caracteristicas, o MCM tem se mostrado extremamente interessante para sistemas de banda larga e alta taxa de transmissao, pois a complexidade do sistema nao cresce exageradamente.

3.3.2 Implementações do MCM

Ao longo do tempo foram propostas várias formas de se implementar o sistema MCM. Os pontos principais de distinção entre os sistemas está em como foi implementado a modulação e como foi feita a separação dos subcanais, de tal forma que elas se mantenham ortogonais. Podemos destacar três métodos[9]: filtragem FDM, modulador SQAM e sobreposição do espectro QAM.

(a) *Filtragem FDM* (b) *Espectro da sobreposição SQAM*

(c) *Espectro da sobreposição de QAM*

Figura 11: *Espectro dos vários sistemas MCM*

3.3.2.1 Filtragem FDM

Inicialmente, como no sistema Kineplex, os modems MCM usavam as técnicas con-

diferente tornando a implementação desse sistema extremamente complexa, principalmente quando o número de subcanais aumenta. Outro complicador é a dificuldade de se implementar vários filtros tendo exatamente a largura de Nyquist, o que torna a eficiência de utilização da banda muito baixa, como visto na Figura 11(a).

Figura 12: *OFDM utilizando filtragem FDM*

A diferença entre esse método e o anterior é a troca do banco de moduladores QAM por um banco de moduladores SQAM (*Staggered QAM*) ou, também chamado, OQAM (Offset QAM)[11]. Essa técnica consiste em atrasar o sinal em quadratura do QAM de meio período de símbolo em relação ao sinal em fase.

Apesar de Hirosaki ter implementado o banco de moduladores SQAM utilizando a

sinal QAM[3] consiste em duas portadoras em quadratura, $a\cos(\omega t) - b\sin(\omega t)$, que são modulados de acordo com a seqüência de bits, teremos o seguinte sinal na saída do modulador MCM:

$$S(t_n) = \sum_{k=1}^{N} [a_k \cos(\omega_k t_n) - b_k \sin(\omega_k t_n)] \tag{3.3}$$

onde a_k e b_k são, respectivamente, os termos em fase e em quadratura do sinal QAM do canal k e ω_k é a freqüência da subportadora do canal k

sinal QAM

Aplicando a simetria hermetiana[6] e a propriedade de simetria da DFT[7] podemos fazer:

$$\begin{aligned} X_0 = X_{\overline{N}} &= 0 \\ X_k &= d_k \\ X_{2\overline{N}-k} &= d_k^* \end{aligned} \tag{3.8}$$

para $k = 1, 2, \ldots, \overline{N} - 1$, onde $\overline{N} = N + 1$.

Figura 14: *Resposta impulsiva do canal*

Quando isso acontece um subcanal começa a interferir em outro, gerando a interferência inter-canal, ICI (*Inter-Channel Interference*). Outro problema que ocorre é quando há distorções lineares no canal, como atrasos devido a multipercursos e reflexões, que geram a interferência inter simbólica, ISI (*Inter-Symbol Interference*). Tanto a ICI quanto a ISI causam a perda da ortogonalidade do sistema.

Para resolver esse problema basta introduzir um período de guarda de o amostras entre um símbolo e outro, de tal forma que o final de um símbolo não interfira no próximo. Basicamente há três formas de se fazer esse período de guarda[6]:

1. Adicionar as últimas o amostras no inicio do sinal, fazendo assim um prefixo cíclico (*cyclic prefix*).
2. Adicionar as primeiras o amostras no final do sinal, fazendo assim um sufixo cíclico.
3. Não transmitir nada no intervalo de guarda, e no receptor adicionar as ultimas o amostras ao inicio.

Entre essas técnicas a mais utilizada é a de cyclic prefix, mostrada na Figura 15

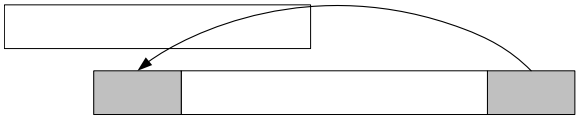


Figura 15: *Cyclic prefix*

A eficiência na utilização do canal será degradada, pois está sendo introduzido um período de o amostras em que não se transmite nenhuma informação[8]. Pode-se transfor-

[8] Apesar de estar transmitindo dados, eles não contem nenhuma informação.

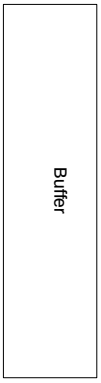


Figura 16: *Modulador básico OFDM*

² Um conversor digital-analógico.

O conversor serial-paralelo recebe os M bits seriais a serem transmitidos e os divide em N subblocos de m_n bits cada, que são então mapeados pelo codificador tidos2p27(dificador)-326s

4 Implementação do OFDM

(a) *Diagrama de blocos básico* (b)

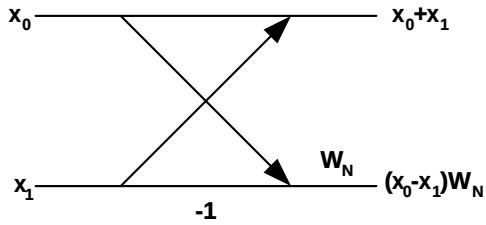
$+2_d$ ou 010_b para o bit 0 e -2_d ou 110_b para o bit 1 tem-se as possibilidades mostradas na Tabela 1.

Bits de entrada	Ponto da constelação $(a + jb)_b$
00	

mostrado na Equacao (4.1).

-

A FFT calcula a DFT com uma grande redução na quantidade de operações, retirando-se várias redundâncias existentes no cálculo direto da DFT. Essa eficiência é conseguida ao custo de um passo adicional para se re-ordenar os dados a fim de se determinar o resultado



(a) *Butter°y DT* (b) *Butter°y DF*

Se for armazenados cos,

a rotação completa.

O CORDIC[17] utiliza desse procedimento recursivo para fazer a rotação do vetor. Dessa forma, é possível usar apenas rotação, somadores/subtratores e comparadores, que podem ser implementados facilmente em hardware. Por essa razão ele pode ser implementado de forma bastante eficiente em uma FPGA[18]. O procedimento de como isso é

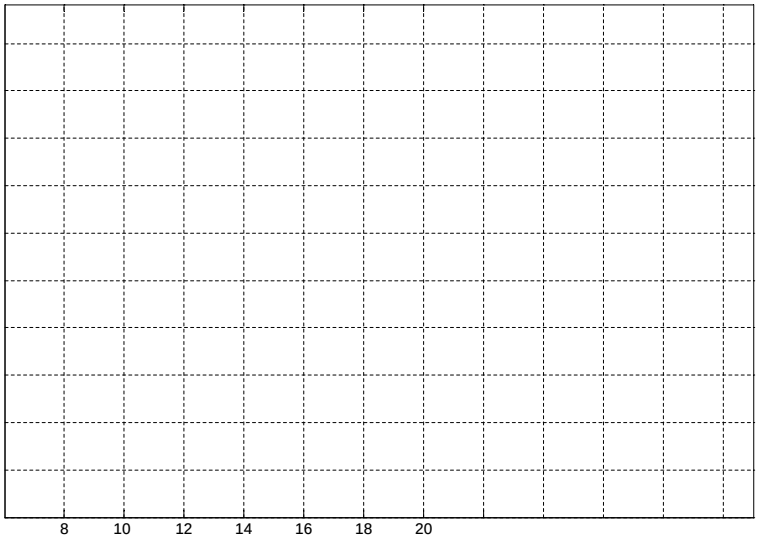


Figura 25: *Comportamento do fator K do CORDIC*

Desse forma, a matriz de rotação (4.8) se resume a rotações binárias para direita, somadores-subtratores e um multiplicador prot2onstan(m)2te.IC

CORDIC, pode-se deixar para fazer a multiplicação pela constante P apenas no final, ou seja, ao terminar o calculo da CORDIC. Não se faz a multiplicação por P para a correção, ganhando eficiência e espaço na FPGA.

4.5.3 Radix-2

Na implementação radix-2, o bloco básico é uma *borboleta* de dois pontos, mostrada na Figura 22. Ela consiste de duas entradas e duas saídas. Internamente ela faz uma multiplicação complexa e duas somas complexas, que podem ser implementados pelos métodos discutidos anteriormente.

Se for feita a decimação no tempo, tem-se (Figura 22(a)):

$$\begin{aligned} X_1 &= x_0 + W_N x_1 \\ X_0 &= x_0 - W_N x_1 \end{aligned} \tag{4.13}$$

Se for feita a decimação na frequência, tem-se: (Figura 22(b)):

$$\begin{aligned} X_1 &= x_0 + x_1 \\ X_0 &= (x_0 - x_1) W_N \end{aligned} \tag{4.14}$$

duas:

$$\begin{bmatrix} X_0 \\ X_1 \\ X_2 \\ X_3 \end{bmatrix} = \begin{bmatrix} 1 & 0 & 1 & 0 \\ 0 & 1 & 0 & -j \\ 1 & 0 & -1 & 0 \\ 0 & 1 & 0 & j \end{bmatrix} \begin{bmatrix} 1 & 0 & 1 & 0 \\ 1 & 0 & -1 & 0 \\ 0 & 1 & 0 & 1 \\ 0 & 1 & 0 & -1 \end{bmatrix} \begin{bmatrix} x_0 \\ x_1 \\ x_2 \\ x_3 \end{bmatrix}$$

fazendo o número de adições complexas ser reduzido para $N \log_2 N$, que é idêntico à FFT radix-2.

Portaico1.95Tfrt8

Para resolver o problema do cyclic-pre¯x, pode-se colocar uma mem¶ria RAM na sa¶da para armazenar os dados. E para que o sistema funcione de forma cont¶nua, ¶ necess¶rio que a mem¶ria de entrada tenha o seu tamanho dobrado e o seu conte¶do separado em duas partes, para que enquanto a FFT estiver lendo de uma parte, seja poss¶vel escrever naescreoemumavice-

Já no receptor, mostra-se em [6, pag. 168] que a resolução do conversor analógico-digital pode ser diminuída, onde, segundo [6], para a número de bits do conversor \10 é

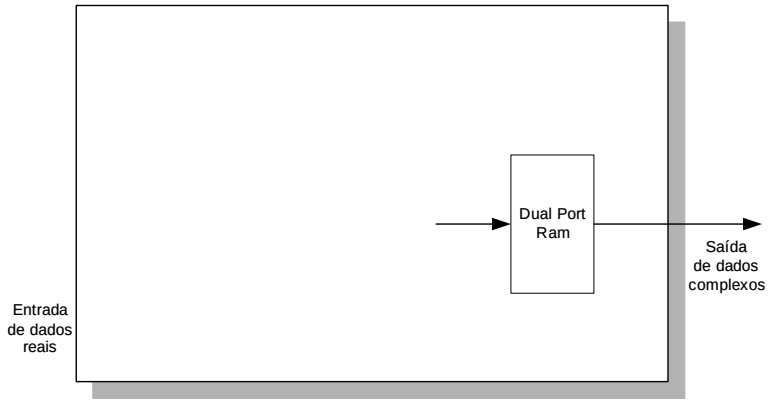


Figura 34: *Receptor OFDM*

4.9 Quantidade de memória

A quantidade de memória a ser utilizada é um ponto crucial. Pois é nela que será

entrada, implementada usando radix-4 DF por CORDIC.

Como base para a implementação, foi adquirido um código aberto de uma FFT[5]. A Figura 35 mostra o diagrama de blocos dessa FFT. Analisando a FFT adquirida, percebe-se que é implementado uma FFT radix-4 DF por CORDIC. O número de pontos e o número

O transmissor foi estruturado como mostrado na Figura 33 e o receptor como mostrado na Figura 34.

O sistema foi desenvolvido em VHDL, separando-se a parte do cálculo da parte de

Figura 38: *Simulação do CORDIC*

Por exemplo (Figura 38), entrando-se com o número $512 + j512$ obtém-se $837 + j849$.

Agora podemos especificar o codificador, que já foi definido como um 4-QAM. Sabendo que esse poderá representar o seu valor máximo como $0001{:}11111111_b$

Onde b é o número de bits por canal, F é a frequência de operação do FPGA e n é o número inteiro de clocks por canal.

5.5 Análise da Implementação

Parâmetros	Utilização	%
Número de Slices	2180	92
Número de Slice Flip Flop	48.38m338.39-33.94l44-4-32624-3344.371lSBT171611	

92

6 Conclusões

Com o desenvolvimento tanto de técnicas de transmissão digital de dados como dos atuais FPGAs tem tornado realidade a possibilidade de se fazer sistemas de transmissão digital integrados em um único chip. Para fazer uso dessas modernas tecnologias foi desenvolvido a estrutura completa para o transmissor e para o receptor OFDM, que utilizam a (I)FFT para fazer a modulação. Foram analisadas várias formas de se implementar esse modem OFDM em uma FPGA, e escolhidas as mais eficientes e versáteis.

Referências

15 PROAKIS, J. G.; MANOLAKIS, D. G. Digital Signal Processing: Principles,